

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant : Mitsuaki Osame et al.                      Art Unit : Unknown  
Serial No. : New Application                      Examiner : Unknown  
Filed : July 31, 2003  
Title : LIGHT EMITTING DEVICE

Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

**TRANSMITTAL OF PRIORITY DOCUMENT UNDER 35 USC §119**

Applicants hereby confirm their claim of priority under 35 USC §119 from the following application:

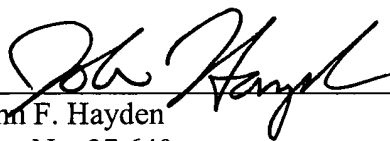
**Japan Application No. 2002-228017 filed August 5, 2002**

A certified copy of the application from which priority is claimed is submitted herewith.

Please apply any charges or credits to Deposit Account No. 06-1050.

Respectfully submitted,

Date: July 31, 2003

  
\_\_\_\_\_  
John F. Hayden  
Reg. No. 37,640

Fish & Richardson P.C.  
1425 K Street, N.W.  
11th Floor  
Washington, DC 20005-3500  
Telephone: (202) 783-5070  
Facsimile: (202) 783-2331

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2002年 8月 5日

出 願 番 号

Application Number:

特願2002-228017

[ST.10/C]:

[JP2002-228017]

出 願 人

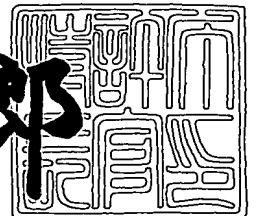
Applicant(s):

株式会社半導体エネルギー研究所

2003年 6月23日

特 許 庁 長 官  
Commissioner,  
Japan Patent Office

太田 信一郎



出証番号 出証特2003-3049070

【書類名】 特許願

【整理番号】 P006532

【提出日】 平成14年 8月 5日

【あて先】 特許庁長官 殿

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 納 光明

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 安西 彩

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 福本 良太

【特許出願人】

【識別番号】 000153878

【氏名又は名称】 株式会社半導体エネルギー研究所

【代表者】 山崎 舜平

【手数料の表示】

【予納台帳番号】 002543

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【ブルーフの要否】 要

【書類名】明細書

【発明の名称】発光装置

【特許請求の範囲】

【請求項 1】

発光素子と、前記発光素子への電流の供給を制御するトランジスタとが設けられた複数の画素と、前記電流を前記画素に供給するための電源線とが設けられた発光装置であって、

前記トランジスタのスイッチングがビデオ信号により制御されており、

前記発光素子の各色に対応した電源電位が、前記ビデオ信号が有する 2 値の電位のうちのいずれか一方の電位と、前記電源線の電位として用いられていることを特徴とする発光装置。

【請求項 2】

発光素子と、前記発光素子への電流の供給を制御するトランジスタとが設けられた複数の画素と、前記電流を前記画素に供給するための電源線と、前記トランジスタのスイッチングを制御するためのビデオ信号を前記画素に供給する信号線駆動回路とが設けられた発光装置であって、

前記信号線駆動回路に与えられる前記発光素子の各色に対応した電源電位に従って、前記ビデオ信号が有する 2 値の電位のうちのいずれか一方の電位が定まり

前記電源線には、前記発光素子の各色に対応した電源電位が与えられていることを特徴とする発光装置。

【請求項 3】

発光素子と、前記発光素子への電流の供給を制御する p チャネル型トランジスタとが設けられた複数の画素と、前記電流を前記画素に供給するための電源線とが設けられた発光装置であって、

前記 p チャネル型トランジスタのスイッチングがビデオ信号により制御されており、

前記発光素子の各色に対応した電源電位が、前記ビデオ信号が有する 2 値の電位のうちの高電位側の電位と、前記電源線の電位として用いられていることを特

徴とする発光装置。

【請求項 4】

発光素子と、前記発光素子への電流の供給を制御する p チャンネル型トランジスタとが設けられた複数の画素と、前記電流を前記画素に供給するための電源線と、前記 p チャンネル型トランジスタのスイッチングを制御するためのビデオ信号を前記画素に供給する信号線駆動回路とが設けられた発光装置であって、

前記信号線駆動回路に与えられる前記発光素子の各色に対応した電源電位に従って、前記ビデオ信号が有する 2 値の電位のうちの高電位側の電位が定まり、

前記電源線には、前記発光素子の各色に対応した電源電位が与えられていることを特徴とする発光装置。

【請求項 5】

発光素子と、前記発光素子への電流の供給を制御する n チャンネル型トランジスタとが設けられた複数の画素と、前記電流を前記画素に供給するための電源線とが設けられた発光装置であって、

前記 n チャンネル型トランジスタのスイッチングがビデオ信号により制御されており、

前記発光素子の各色に対応した電源電位が、前記ビデオ信号が有する 2 値の電位のうちの低電位側の電位と、前記電源線の電位として用いられていることを特徴とする発光装置。

【請求項 6】

発光素子と、前記発光素子への電流の供給を制御する n チャンネル型トランジスタとが設けられた複数の画素と、前記電流を前記画素に供給するための電源線と、前記 n チャンネル型トランジスタのスイッチングを制御するためのビデオ信号を前記画素に供給する信号線駆動回路とが設けられた発光装置であって、

前記信号線駆動回路に与えられる前記発光素子の各色に対応した電源電位に従って、前記ビデオ信号が有する 2 値の電位のうちの低電位側の電位が定まり、

前記電源線には、前記発光素子の各色に対応した電源電位が与えられていることを特徴とする発光装置。

【発明の詳細な説明】

## 【 0 0 0 1 】

## 【発明の属する技術分野】

本発明は、電流を発光素子に供給するための手段と発光素子とが、複数の各画素に備えられた発光装置に関するものである。なお発光装置とは、発光素子が封止された状態にあるパネルと、該パネルにコントローラを含む IC 等を実装した状態にあるモジュールとを含む。

## 【 0 0 0 2 】

## 【従来の技術】

一般的な発光装置の画素の構成と、その駆動について簡単に説明する。図 5 (A) に示した画素は、TFT 80、81 と、保持容量 82 と、発光素子 83 とを有している。なお保持容量 82 は必ずしも設ける必要はない。

## 【 0 0 0 3 】

TFT 80 は、ゲートが走査線 85 に接続されており、ソースとドレインが一方は信号線 84 に、もう一方は TFT 81 のゲートに接続されている。TFT 81 は、ソースが電源線 86 に接続されており、ドレインが発光素子 83 の陽極に接続されている。保持容量 82 は TFT 81 のゲートとソース間の電圧を保持するように設けられている。また、電源線 86 と発光素子 83 の陰極には、電源からそれぞれ所定の電位が与えられており、互いに電位差を有している。

## 【 0 0 0 4 】

なお、本明細書において接続とは、特に記載のない限り電氣的な接続を意味する。

## 【 0 0 0 5 】

走査線 85 の電位により TFT 80 がオンになると、信号線 84 に入力されたビデオ信号の電位が TFT 81 のゲートに与えられる。この入力されたビデオ信号の電位に従って、TFT 81 のゲート電圧（ゲートとソース間の電圧差）が定まる。そして、該ゲート電圧によって流れる TFT 81 のドレイン電流は、発光素子 83 に供給され、発光素子 83 は供給された電流によって発光する。

## 【 0 0 0 6 】

また図 5 (B) に、図 5 (A) とは異なる一般的な発光装置の画素の構成を示

す。図5 (B) に示した画素は、TFT 60、61、67と、保持容量62と、発光素子63とを有している。なお保持容量62は必ずしも設ける必要はない。

【0007】

TFT 60は、ゲートが第1走査線65に接続されており、ソースとドレインが一方は信号線64に、もう一方はTFT 61のゲートに接続されている。TFT 67は、ゲートが第2走査線68に接続されており、ソースとドレインが一方は電源線66に、もう一方はTFT 61のゲートに接続されている。TFT 61は、ソースが電源線66に接続されており、ドレインが発光素子63の陽極に接続されている。保持容量62はTFT 61のゲートとソース間の電圧を保持するように設けられている。また、電源線66と発光素子63の陰極には、電源からそれぞれ所定の電位が与えられており、互いに電位差を有している。

【0008】

第1走査線65の電位によりTFT 60がオンになると、信号線64に入力されたビデオ信号の電位がTFT 61のゲートに与えられる。この入力されたビデオ信号の電位に従って、TFT 61のゲート電圧（ゲートとソース間の電圧差）が定まる。そして、該ゲート電圧によって流れるTFT 61のドレイン電流は、発光素子63に供給され、発光素子63は供給された電流によって発光する。

【0009】

さらに図5 (B) に示した画素では、第2走査線65の電位によりTFT 68がオンになると、電源線66の電位がTFT 61のゲートとソースの両方に与えられ、よってTFT 61がオフし、発光素子63の発光が強制的に終了する。

【0010】

【発明が解決しようとする課題】

ところで電界発光材料は、赤色の発光輝度が、青色、緑色の発光輝度に比べて低いものが一般的に多い。そのような発光特性を有する電界発光材料を発光装置に用いた場合、当然表示する画像の赤色の輝度が低くなりがちである。

【0011】

特にR（赤）G（緑）B（青）に対応した三種類の発光素子を形成するカラー化表示方式の場合、白色のバランスを取るのが困難である。

## 【 0 0 1 2 】

そこで赤色よりもやや波長の短い橙色の光を赤色の光として用いる方法が、従来行われてきた。しかしこの方法では、発光装置が表示する赤色の純度が低く、赤色の画像を表示しようとしたときに橙色として表示されてしまう。

## 【 0 0 1 3 】

そこで、赤色、青色、緑色の発光輝度のバランスを取るために、画素に供給する電流を RGB ごとに変える方法が一般的に採用されている。具体的には、電源線と発光素子の陰極との間の電位差に RGB ごとに変化をつけることで、画素に供給する電流を変えることができ、白色のバランスを保つことができる。

## 【 0 0 1 4 】

しかし、上記方法にも解決すべき問題があった。RGB の画素ごとに電源線の電位を異ならせたとき、発光素子への電流の供給を制御する TFT を完全にオフさせるために、該 TFT が p チャネル型 TFT の場合は最も電位の高い電源線に、該 TFT が n チャネル型 TFT の場合は最も電位の低い電源線に合わせ、ビデオ信号の電位を定める必要がある。

## 【 0 0 1 5 】

例えば図 5 (A) に示した画素の場合、TFT 8 1 は p チャネル型 TFT であるので、ビデオ信号の高い側（以下、Hi と呼ぶ）の電位を電源線 8 6 の電位よりも高くすることで、TFT 8 1 をオフさせていた。よって、RGB ごとに電源線の電位に変化をつけた場合では、ビデオ信号の Hi の電位を、RGB のうち最も高い電源線の電位よりも高く設定していた。しかし、例えば R に対応する電源線の電位を最も高くした場合、B または G に対応する画素では R に対応する画素ほどビデオ信号の Hi の電位を高める必要はなく、よって消費電力が高くなる原因となる。

## 【 0 0 1 6 】

また図 5 (B) に示した画素の場合も同様に、TFT 6 1 をオフさせるために最も電位の高い電源線に合わせてビデオ信号の電位を定めると、消費電力が高くなるでしまう。そして当然 n チャネル型 TFT の場合でも p チャネル型 TFT の場合と同様に、最も電位の低い電源線に合わせてビデオ信号の低い側（以下、Lo と



呼ぶ)の電位を定めることが、消費電力が高む原因となる。

## 【0017】

消費電力を抑えるために、RGBの画素ごとにビデオ信号の電位を異ならせると、電源回路から供給される電位(以下、電源電位と呼ぶ)がさらに2系統必要となる。図5(A)に示す画素では、画素部に供給する電源電位が、ビデオ信号のHiとLoの電位の他に、走査線に与えられるHiとLoの電位、電源線の電位、発光素子の陽極または陰極のいずれか一方に与えられる固定の電位と、少なくとも6系統必要である。そして、図5(B)に示す画素ではそれらに加えて第2の走査線のHiとLoの電位の2系統が加わる。よって、電源から画素部に供給される電源電位の数を増やすのは、電源回路の構成を複雑にするので得策ではない。

## 【0018】

本発明は上記問題に鑑み、電源回路の構成を複雑化させることなく、白色のバランスを保ちつつ、消費電力を抑えることができる発光装置の提供を課題とする。

## 【0019】

【課題を解決するための手段】

本発明では、特定の色に対応する電源線の電位と、該特定の色に対応するビデオ信号のHiとLoのいずれか一方の電位を、同じ電源電位で賄う。

## 【0020】

具体的には、発光素子への電流の供給を制御するトランジスタがpチャネル型の場合、発光素子の各色に対応した電源電位が、ビデオ信号が有する2値の電位のうちの高電位側の電位と、前記電源線の電位として用いる。逆に発光素子への電流の供給を制御するトランジスタがnチャネル型の場合、発光素子の各色に対応した電源電位が、ビデオ信号が有する2値の電位のうちの低電位側の電位と、前記電源線の電位として用いる。

## 【0021】

上記構成により、ビデオ信号のHiとLoのいずれか一方の電位を対応する色ごとに異ならせたとしても、電源回路から供給する電位の系統数を抑えることが

でき、なおかつ必要以上に電源線の電位を高めたり低めたりする必要がない。よって、なおかつ電源回路の構成が複雑化せずとも、白色のバランスを保ち、消費電力を抑えることができる。

【 0 0 2 2 】

【発明の実施の形態】

本実施の形態では、ビデオ信号の  $H_i$  の電位と電源線の電位とを、RGB の対応する各色ごとに、共通の電源電位で賄う発光装置の構成について説明する。

【 0 0 2 3 】

図 1 に本発明の発光装置が有する画素部 1 0 0 と、信号線駆動回路 2 2 0 の構成をブロック図で示す。

【 0 0 2 4 】

画素部 1 0 0 は、R、G、B に対応する画素が設けられており、各画素には信号線、電源線及び走査線から電位が与えられる。そして、1 つの信号線に与えられる電位（具体的にはビデオ信号の電位）は、同じ色に対応する複数の画素に与えられる。また 1 つの電源線に与えられる電位は、同じ色に対応する複数の画素に与えられる。

【 0 0 2 5 】

図 1 では RGB に対応する信号線を、それぞれ  $S_r$ 、 $S_g$ 、 $S_b$  とし、RGB に対応する電源線を、それぞれ  $V_r$ 、 $V_g$ 、 $V_b$  とした。なお、本発明の発光装置が有する信号線や電源線の数はいかに限定されず、各色に対応する信号線及び電源線が複数あっても良い。また図 1 では電源線が 3 つの場合について示しているが、走査線の数はいかに限定されない。

【 0 0 2 6 】

なお本実施の形態では、図 5 (A) に示したような画素にトランジスタが 2 つ設けられた構成を想定しているが、本発明はいかに限定されない。例えば図 5 (B) に示したような、画素にトランジスタが 3 つ設けられた構成を想定しているも良い。本発明は、デジタルのビデオ信号を用いた時分割階調表示が可能な、アクティブマトリクス型の発光装置であれば良い。

【 0 0 2 7 】

図 1 に示す信号線駆動回路 2 2 0 は、シフトレジスタ 2 2 0 a、記憶回路 A 2 2 0 b、記憶回路 B 2 2 0 c、レベルシフタ 2 2 0 d を有している。

## 【 0 0 2 8 】

本実施の形態では、電源線 V<sub>r</sub> に電源回路から供給される電源電位 VDD (R) が与えられ、また電源電位 VDD (R) はレベルシフタ 2 2 0 d に与えられ、R に対応するビデオ信号の H<sub>i</sub> の電位として用いられる。同様に、電源線 V<sub>g</sub> に電源回路から供給される電源電位 VDD (G) が与えられ、また電源電位 VDD (G) はレベルシフタ 2 2 0 d に与えられ、G に対応するビデオ信号の H<sub>i</sub> の電位として用いられる。同様に、電源線 V<sub>b</sub> に電源回路から供給される電源電位 VDD (B) が与えられ、また電源電位 VDD (B) はレベルシフタ 2 2 0 d に与えられ、B に対応するビデオ信号の H<sub>i</sub> の電位として用いられる。

## 【 0 0 2 9 】

図 2 (A) に、信号線駆動回路 2 2 0 のより詳細な構成をブロック図で示す。以下図 2 (A) を用いて、信号線駆動回路 2 2 0 の駆動について簡単に説明する。

## 【 0 0 3 0 】

まず、シフトレジスタ 2 2 0 a にクロック信号 CLK とスタートパルス信号 SP とが入力されることによって、タイミング信号が生成され、記憶回路 A 2 2 0 b が有する複数のラッチ A (LATA\_\_1 ~ LATA\_\_3) にそれぞれ入力される。なおこのとき、シフトレジスタ 2 2 0 a において生成されたタイミング信号を、バッファ等で緩衝増幅してから、記憶回路 A 2 2 0 b が有する複数のラッチ A (LATA\_\_1 ~ LATA\_\_3) にそれぞれ入力するようにしても良い。

## 【 0 0 3 1 】

記憶回路 A 2 2 0 b にタイミング信号が入力されると、該タイミング信号に同期して、ビデオ信号線 2 3 0 に入力される 1 ビット分のビデオ信号が、順に複数のラッチ A (LATA\_\_1 ~ LATA\_\_3) のそれぞれに書き込まれ、保持される。記憶回路 A 2 2 0 b の全てのステージのラッチへの、ビデオ信号の書き込みが一通り終了するまでの時間を、ライン期間と呼ぶ。実際には、上記ライン期間に水平帰線期間が加えられた期間をライン期間に含むことがある。

## 【0032】

1ライン期間が終了すると、記憶回路B220cが有する複数のラッチB（LATB\_\_1～LATB\_\_3）に、ラッチ信号線231を介してラッチシグナル（Latch Signal）が供給される。この瞬間、記憶回路A220bが有する複数のラッチA（LATA\_\_1～LATA\_\_3）に保持されているビデオ信号は、記憶回路B220cが有する複数のラッチB（LATB\_\_1～LATB\_\_3）に一斉に書き込まれ、保持される。

## 【0033】

ビデオ信号を記憶回路B220cに送出し終えた記憶回路A220bには、再びシフトレジスタ220aからのタイミング信号に同期して、次の1ビット分のビデオ信号の書き込みが順次行われる。この2順目の1ライン期間中には、記憶回路B220cに保持されているビデオ信号がレベルシフタ220dに入力される。

## 【0034】

レベルシフタ220dは、入力されたビデオ信号の振幅を増幅して、各信号線に供給する。ビデオ信号の振幅の増幅には、各色に対応する電源電位VDDが用いられる。

## 【0035】

図2（B）にレベルシフタの一例を、回路図で示す。図2（B）に示すレベルシフタは、4つのpチャネル型TFT300～303、2つのnチャネル型TFT304、305が設けられている。

## 【0036】

pチャネル型TFT300のソース及びTFT302のソースには電源電位VDDが与えられている。また、pチャネル型TFT300のドレインにはpチャネル型TFT301のソースが接続されており、pチャネル型TFT301のドレインにはnチャネル型TFT304のドレインが接続されている。また、pチャネル型TFT302のドレインにはpチャネル型TFT303のソースが接続されており、pチャネル型TFT303のドレインにはnチャネル型TFT305のドレインが接続されている。

## 【0037】

また、 $n$ チャネル型TFT304のソースと、 $n$ チャネル型TFT305のソースには、電源電位 $VSS$ が与えられている。なお、 $VSS < VDD$ である。

## 【0038】

$p$ チャネル型TFT300のゲートは $p$ チャネル型TFT303のドレインに接続されており、 $p$ チャネル型TFT301及び $n$ チャネル型TFT304のゲートには、記憶回路B220cからのビデオ信号の電位 $IN_2$ が与えられている。

## 【0039】

$p$ チャネル型TFT303及び $n$ チャネル型TFT305のゲートには、記憶回路B220cからのビデオ信号の極性が反転された信号の電位 $IN_1$ が与えられている。 $p$ チャネル型TFT302のゲートは $p$ チャネル型TFT301のドレインに接続されており、該ノードの電位が増幅後のビデオ信号OUTの電位として各信号線に与えられる。

## 【0040】

各レベルシフタに与えられる電源電位 $VDD$ の高さは、対応する色ごとに異なっている。本実施の形態では、 $R$ に対応するレベルシフタには電源電位 $VDD(R)$ が、 $G$ に対応するレベルシフタには電源電位 $VDD(G)$ が、 $B$ に対応するレベルシフタには電源電位 $VDD(B)$ が与えられている。

## 【0041】

そして、レベルシフタから出力される増幅後のビデオ信号は、その $Hi$ の電位が各色に対応する電源電位 $VDD$ と同じ高さに保たれている。そして、該ビデオ信号が信号線を介して各色に対応する画素に供給される。

## 【0042】

したがって、各画素に供給される電源線の電位と、ビデオ信号の $Hi$ の電位とは、対応する色の電源電位 $VDD$ と同じ高さに保たれる。

## 【0043】

画素において、該ビデオ信号の電位は、発光素子に供給する電流を制御するTFTのゲートに与えられる。また電源線の電位は該TFTのソースに与えられる。

。よってビデオ信号のH<sub>i</sub>の電位がゲートに与えられると、該TFTのソースとゲートの電位が同じになり、TFTはオフする。

## 【0044】

なお本実施の形態では、発光素子に供給する電流を制御するTFTがpチャネル型TFTである場合を想定しているので、ビデオ信号のL<sub>o</sub>の電位がゲートに与えられると、該TFTはオンする。

## 【0045】

発光素子に供給する電流を制御するTFTがnチャネル型TFTである場合は、ビデオ信号のL<sub>o</sub>の電位及び電源線の電位として、各色に対応する電源電位V<sub>SS</sub>を用いる。具体的にビデオ信号のL<sub>o</sub>の電位は、レベルシフタに与えられる電源電位V<sub>SS</sub>の高さを変えることで、対応する色ごとに変えることができる。

## 【0046】

なお本発明において用いられる信号線駆動回路は、本実施の形態で示した構成に限定されない。さらに、本実施例で示したレベルシフタは、図2(B)に示した構成に限定されない。なお、シフトレジスタの代わりに、例えばデコーダ回路のような信号線の選択ができる別の回路を用いても良い。

## 【0047】

例えばレベルシフタを用いずに、記憶回路B220cが有するLATBから出力されたビデオ信号を、増幅せずに対応する信号線に入力する場合、該LATBに供給されている電源電位のうち、ビデオ信号のH<sub>i</sub>とL<sub>o</sub>のいずれか一方の電位として用いる電源電位を、対応する色毎に変え、なおかつ該電源電位を対応する色ごとに電源線の電位として用いれば良い。つまり本発明は、ビデオ信号のH<sub>i</sub>とL<sub>o</sub>のいずれか一方の電位と、電源線の電位として共通の電源電位を用い、なおかつ該電源電位は対応する色毎に高さが異なっていれば良い。

## 【0048】

なお本発明では、必ずしも各色に対応する電源電位が全て異なっている必要はなく、対応する電源電位が互いに異なる色が、少なくとも2つ存在していれば良い。

## 【 0 0 4 9 】

上記構成により、ビデオ信号のH i とL o のいずれか一方の電位を対応する色ごとに異ならせたとしても、電源回路から供給する電位の系統数を抑えることができ、なおかつ必要以上に電源線の電位を高めたり低めたりする必要がない。よって、なおかつ電源回路の構成が複雑化せずとも、白色のバランスを保ち、消費電力を抑えることができる。

## 【 0 0 5 0 】

また本実施例のように、電源回路からの電源電位を、信号線駆動回路及び電源線へパネル内の共通の配線から供給することで、パネルとプリント基板に形成された電源線との電氣的な接続を行なうための接続端子の数を抑えることができる。

## 【 0 0 5 1 】

なお本発明において発光素子は、電場を加えることで発生するルミネッセンス (Electroluminescence) が得られる電界発光材料を含む層 (以下、電界発光層と記す) と、陽極と、陰極とを有している。電界発光層は陽極と陰極の間に設けられており、単層または複数の層で構成されている。これらの層の中に有機化合物を含んでいる場合もあれば、無機化合物を含んでいる場合もある。電界発光層におけるルミネッセンスには、一重項励起状態から基底状態に戻る際の発光 (蛍光) と三重項励起状態から基底状態に戻る際の発光 (リン光) とが含まれる。

## 【 0 0 5 2 】

また本発明において発光素子は、電流または電圧によって輝度が制御される素子であれば良く、O L E D (Organic Light Emitting Diode) や、F E D (Field Emission Display) に用いられているM I M型の電子源素子 (電子放出素子) 等を含んでいる。

## 【 0 0 5 3 】

また、本発明の発光装置において用いられるトランジスタは、単結晶シリコンを用いて形成されたトランジスタであっても良いし、多結晶シリコンやアモルファスシリコンを用いた薄膜トランジスタであっても良い。また、有機半導体を用いたトランジスタであっても良い。

【0054】

【実施例】

以下、本発明の実施例について説明する。

【0055】

本実施例では本発明の発光装置の全体像について説明する。本発明の発光装置は、発光素子が封止された状態にあるパネルと、該パネルにコントローラ、電源回路等を含むICが実装された状態にあるモジュールとが含まれる。モジュールとパネルは、共に発光装置の一形態に相当する。本実施例では、モジュールの具体的な構成について説明する。

【0056】

図3(A)に、コントローラ801及び電源回路802がパネル800に実装されたモジュールの外観図を示す。パネル800には、発光素子が各画素に設けられた画素部803と、前記画素部803が有する画素を選択する走査線駆動回路804と、選択された画素にビデオ信号を供給する信号線駆動回路805とが設けられている。

【0057】

またプリント基板806にはコントローラ801、電源回路802が設けられており、コントローラ801または電源回路802から出力された各種信号及び電源電位は、FPC807を介してパネル800の画素部803、走査線駆動回路804、信号線駆動回路805に供給される。

【0058】

プリント基板806への電源電位及び各種信号は、複数の入力端子が配置されたインターフェース(I/F)部808を介して供給される。

【0059】

なお、本実施例ではパネル800にプリント基板806がFPCを用いて実装されているが、必ずしもこの構成に限定されない。COG(Chip on Glass)方式を用い、コントローラ801、電源回路802をパネル800に直接実装させるようにしても良い。

【0060】



また、プリント基板 8 0 6 において、引きまわしの配線間に形成される容量や配線自体が有する抵抗等によって、電源電位や信号にノイズがのったり、信号の立ち上がりが鈍ったりすることがある。そこで、プリント基板 8 0 6 にコンデンサ、バッファ等の各種素子を設けて、電源電位や信号にノイズがのったり、信号の立ち上がりが鈍ったりするのを防ぐようにしても良い。

## 【 0 0 6 1 】

図 3 ( B ) に、プリント基板 8 0 6 の構成をブロック図で示す。インターフェース 8 0 8 に供給された各種信号と電源電位は、コントローラ 8 0 1 と、電源回路 8 0 2 に供給される。

## 【 0 0 6 2 】

コントローラ 8 0 1 は、A / D コンバータ 8 0 9 と、位相ロックドループ ( P L L : Phase Locked Loop ) 8 1 0 と、制御信号生成部 8 1 1 と、S R A M ( Static Random Access Memory ) 8 1 2 、 8 1 3 とを有している。なお本実施例では S R A M を用いているが、S R A M の代わりに、S D R A M や、高速でデータの書き込みや読み出しが可能であるならば D R A M ( Dynamic Random Access Memory ) も用いることが可能である。

## 【 0 0 6 3 】

インターフェース 8 0 8 を介して供給されたビデオ信号は、A / D コンバータ 8 0 9 においてパラレルーシリアル変換され、R、G、Bの各色に対応するビデオ信号として制御信号生成部 8 1 1 に入力される。また、インターフェース 8 0 8 を介して供給された各種信号をもとに、A / D コンバータ 8 0 9 において H s y n c 信号、V s y n c 信号、クロック信号 C L K、交流電圧 ( A C C o n t ) が生成され、制御信号生成部 8 1 1 に入力される

## 【 0 0 6 4 】

位相ロックドループ 8 1 0 では、インターフェース 8 0 8 を介して供給される各種信号の周波数と、制御信号生成部 8 1 1 の動作周波数の位相とを合わせる機能を有している。制御信号生成部 8 1 1 の動作周波数は、インターフェース 8 0 8 を介して供給された各種信号の周波数と必ずしも同じではないが、互いに同期するように制御信号生成部 8 1 1 の動作周波数を位相ロックドループ 8 1 0 に

いて調整する。

【0065】

制御信号生成部811に入力されたビデオ信号は、一旦SRAM812、813に書き込まれ、保持される。制御信号生成部811では、SRAM812に保持されている全ビットのビデオ信号のうち、全画素に対応するビデオ信号を1ビット分ずつ読み出し、パネル800の信号線駆動回路805に供給する。

【0066】

また制御信号生成部811では、各ビット毎の、発光素子が発光する期間に関する情報を、パネル800の走査線駆動回路804に供給する。

【0067】

また電源回路802は所定の電源電位を、パネル800の信号線駆動回路805、走査線駆動回路804及び画素部803に供給する。

【0068】

次に電源回路802の詳しい構成について、図4を用いて説明する。本実施例の電源回路802は、4つのスイッチングレギュレータコントロール860を用いたスイッチングレギュレータ854と、シリーズレギュレータ855とからなる。

【0069】

一般的にスイッチングレギュレータは、シリーズレギュレータに比べて小型、軽量であり、降圧だけでなく昇圧や正負反転することも可能である。一方シリーズレギュレータは、降圧のみに用いられるが、スイッチングレギュレータに比べて出力される電源電位の精度は良く、リップルやノイズはほとんど発生しない。本実施例の電源回路802では、両者を組み合わせて用いる。

【0070】

図4に示すスイッチングレギュレータ854は、スイッチングレギュレータコントロール(SWR)860と、アテニュエーター(減衰器:ATT)861と、トランス(T)862と、インダクター(L)863と、基準電源( $V_{ref}$ )864と、発振回路(OSC)865、ダイオード866と、バイポーラトランジスタ867と、可変抵抗868と、容量869とを有している。

## 【 0 0 7 1 】

スイッチングレギュレータ 8 5 4 において外部の L i イオン電池 ( 3 . 6 V ) 等の電圧が変換されることで、陰極に与えられる電源電位と、スイッチングレギュレータ 8 5 4 に供給される電源電位が生成される。

## 【 0 0 7 2 】

またシリーズレギュレータ 8 5 5 は、バンドギャップ回路 ( B G ) 8 7 0 と、アンプ 8 7 1 と、オペアンプ 8 7 2 と、可変抵抗 8 7 4 と、バイポーラトランジスタ 8 7 5 とを有し、スイッチングレギュレータ 8 5 4 において生成された電源電位が供給されている。

## 【 0 0 7 3 】

シリーズレギュレータ 8 5 5 では、スイッチングレギュレータ 8 5 4 において生成された電源電位を用い、バンドギャップ回路 8 7 0 において生成された一定の電位に基づいて、各色の発光素子の陽極に電流を供給する電源線及びビデオ信号の H i または L o のいずれか一方の電位として用いる直流の電源電位を、生成する。

## 【 0 0 7 4 】

本発明では、特定の色に対応する電源線の電位と、該特定の色に対応するビデオ信号の H i と L o のいずれか一方の電位を、同じ電源電位で賄う。そのため、ビデオ信号の H i と L o のいずれか一方の電位に対応する色ごとに異ならせたとしても、電源回路から供給する電位の系統数を抑えることができ、電源回路の構成をよりシンプルにすることができる。そして、必要以上に電源線の電位を高めたり低めたりする必要がないので、電源回路の構成が複雑化せずとも白色のバランスを保ち、消費電力を抑えることができる。

## 【 0 0 7 5 】

## 【発明の効果】

本発明は、ビデオ信号の H i と L o のいずれか一方の電位に対応する色ごとに異ならせたとしても、電源回路から供給する電位の系統数を抑えることができ、なおかつ必要以上に電源線の電位を高めたり低めたりする必要がない。よって、なおかつ電源回路の構成が複雑化せずとも、白色のバランスを保ち、消費電力を

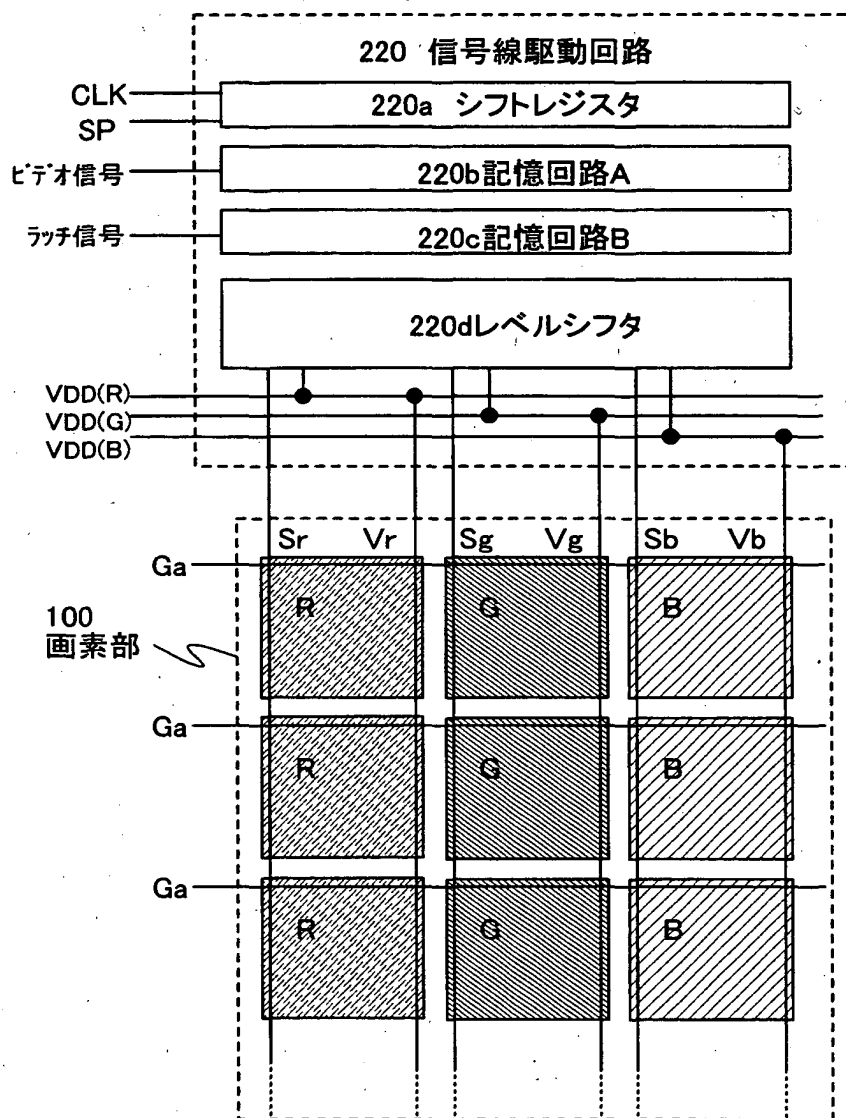
抑えることができる。

【図面の簡単な説明】

- 【図 1】      本発明の発光装置の構成を示すブロック図。
- 【図 2】      信号線駆動回路のブロック図及びレベルシフタの回路図。
- 【図 3】      本発明の発光装置の外観図及びコントローラのブロック図。
- 【図 4】      電源回路のブロック図。
- 【図 5】      一般的な画素の回路図。

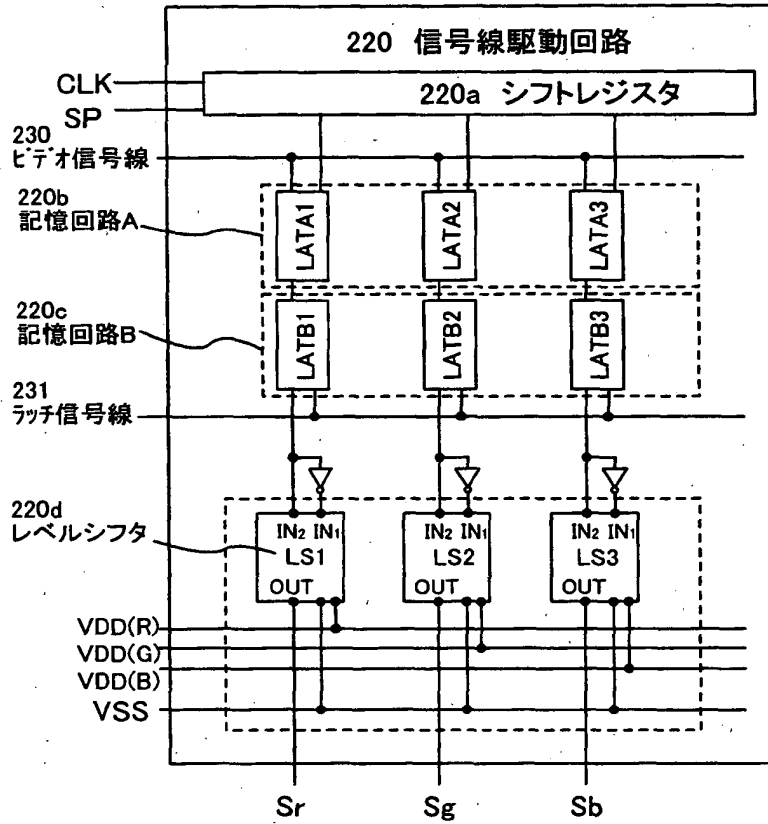
【書類名】 図面

【図 1】

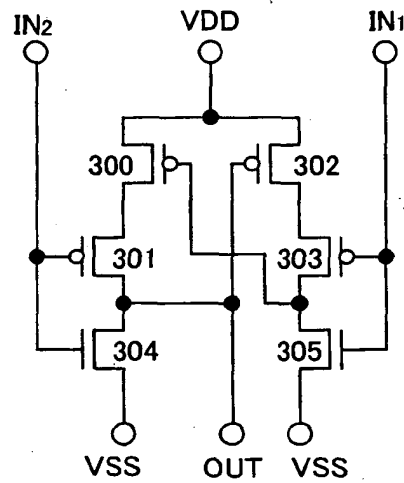


【図 2】

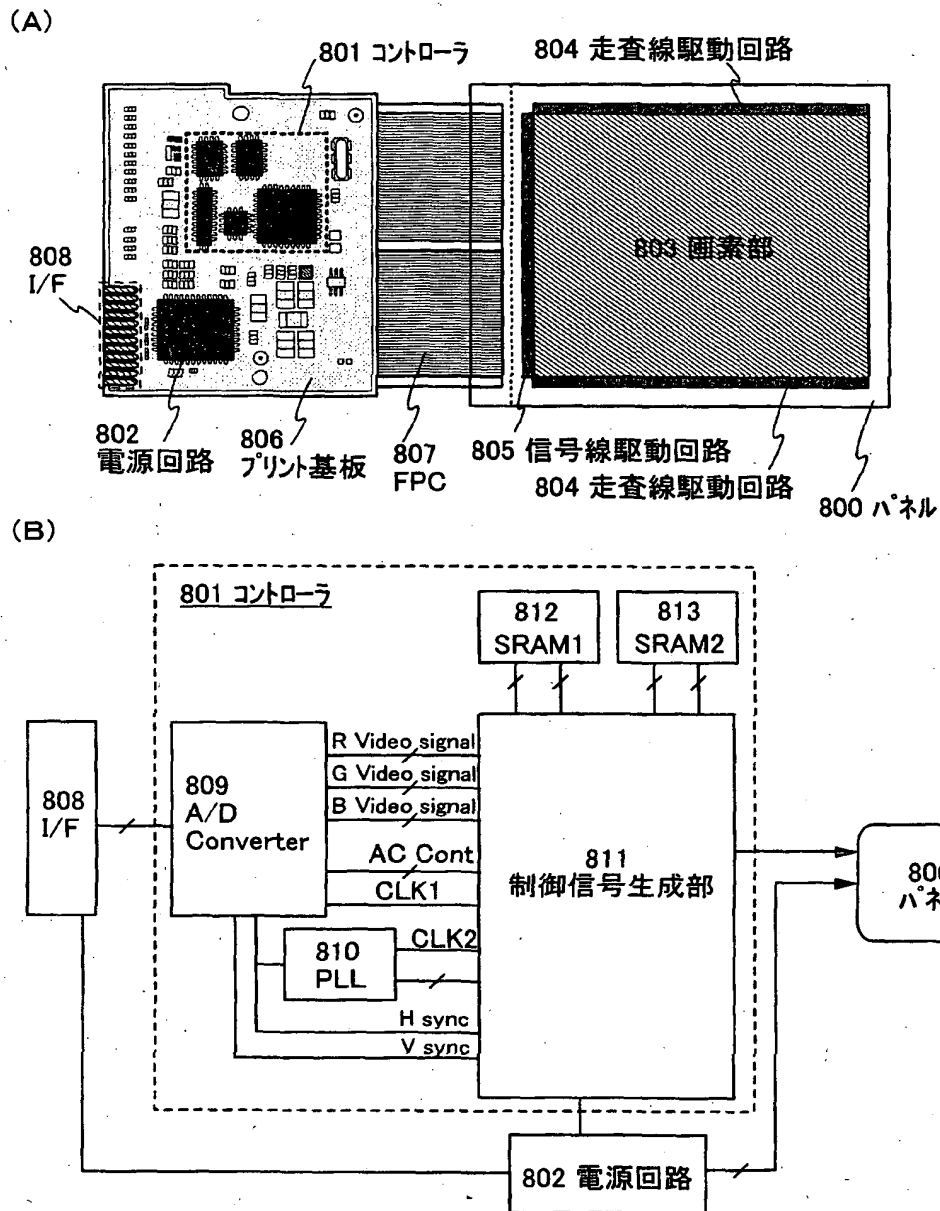
(A)



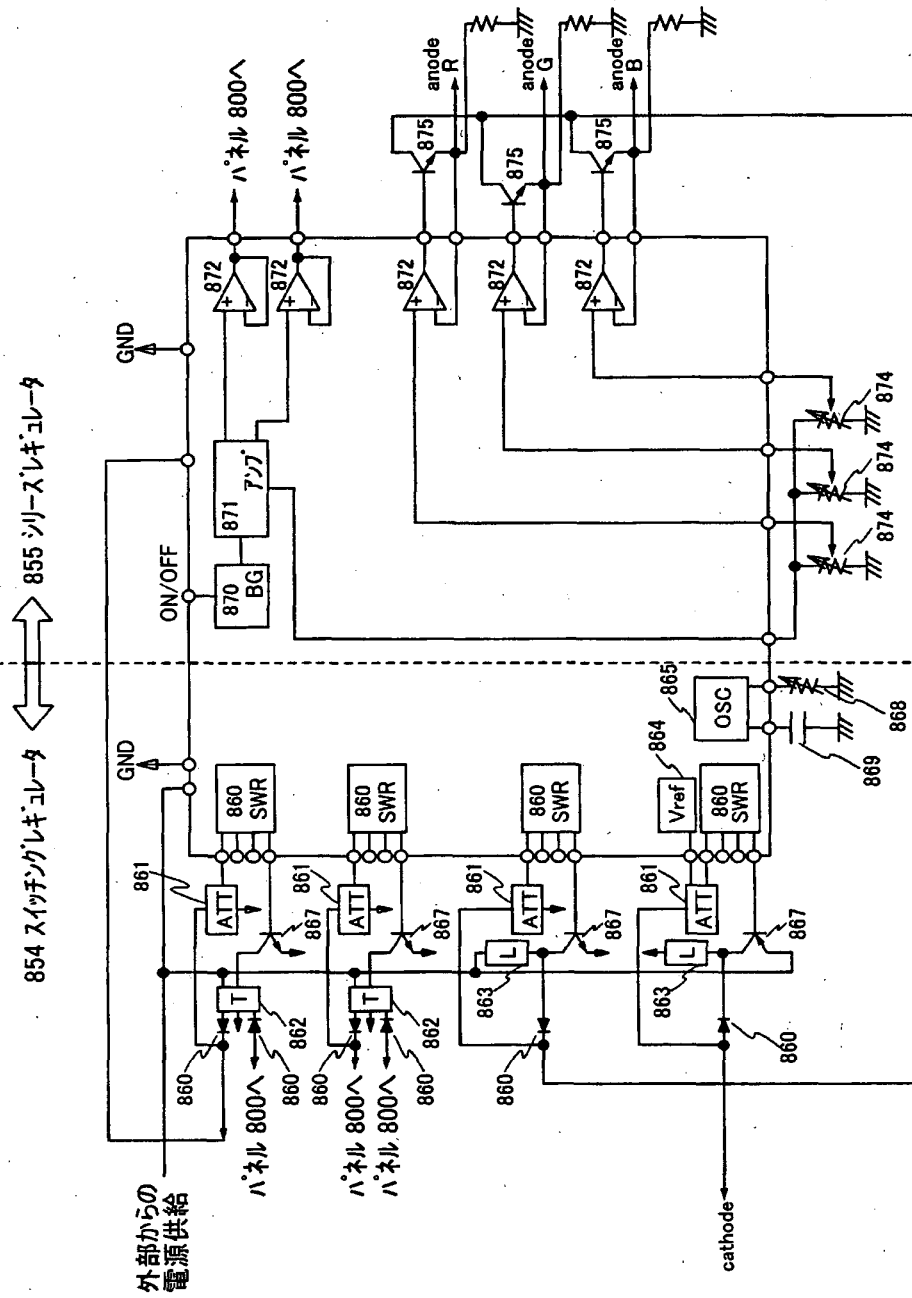
(B)



【図 3】



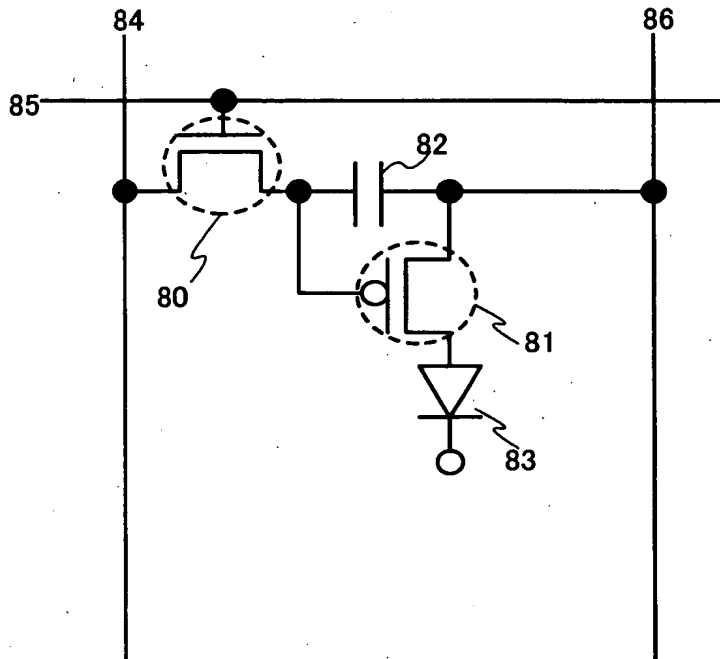
【図4】



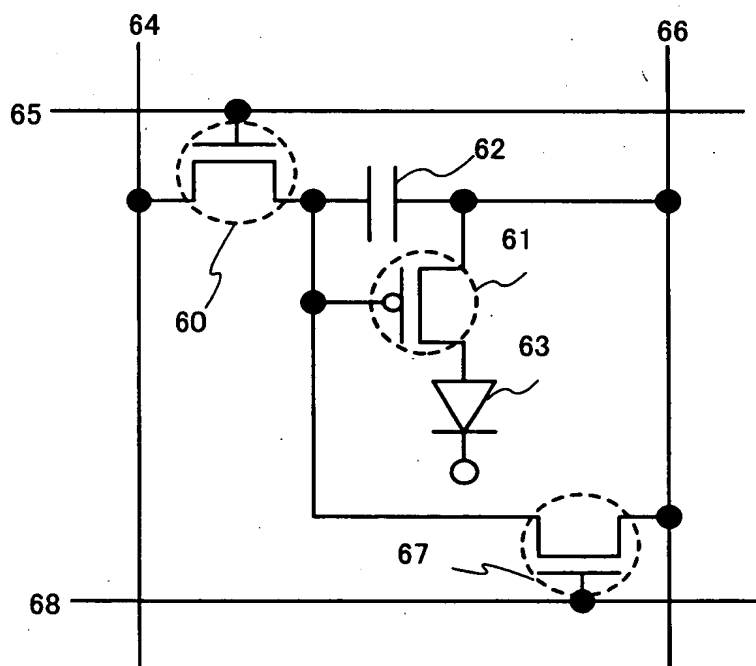


【図 5】

(A)



(B)



【書類名】 要約書

【要約】

【課題】 電源回路の構成を複雑化させることなく、白色のバランスを保ちつつ、消費電力を抑えることができる発光装置の提供を課題とする。

【解決手段】 発光素子への電流の供給を制御するトランジスタが p チャンネル型の場合、発光素子の各色に対応した電源電位が、ビデオ信号が有する 2 値の電位のうちの高電位側の電位と、前記電源線の電位として用いる。逆に発光素子への電流の供給を制御するトランジスタが n チャンネル型の場合、発光素子の各色に対応した電源電位が、ビデオ信号が有する 2 値の電位のうちの低電位側の電位と、前記電源線の電位として用いる。

【選択図】 図 1

特2002-228017

出 願 人 履 歴 情 報

識別番号 [000153878]

1. 変更年月日	1990年 8月17日
[変更理由]	新規登録
住 所	神奈川県厚木市長谷398番地
氏 名	株式会社半導体エネルギー研究所